

プリント配線板技術 ロードマップ



ー半導体・デジタル産業戦略を支えるプリント配線板ー

2023 年度版

記載言語：日本語

Language: Japanese only

販売価格

Sales Price

JPCA/JEITA/JIEP 会員様特別価格

JPCA/JEITA/JIEP members

¥22,000 (税込)
(¥22,000 including tax)

非会員価格

Non-member company

¥44,000 (税込)
(¥44,000 including tax)

改訂のポイント

Revision points

プリント配線板技術ロードマップでは、優れた誘電特性と低伝送損失などの電気・磁気への対応を含めた 10 年先のプリント配線板のあるべき姿の仮説を提示し、プリント配線板製造企業と関連する業界における効果的な経営資源の集中、および迅速な市場参入を目的として、今後の技術、市場、および応用製品動向について解説している。その背景は、以下の 2 点がある。

- 1) デジタル・トランスフォーメーションと 5G などの情報通信技術、自律運転車両、データ・センターに加え、リモート・ワークなどのデジタル化により半導体産業は急激な伸びを示している。我が国では経済産業省の「半導体・デジタル産業戦略会議」で国家に必要な半導体生産と供給能力の確保、デジタル・グリーン投資を支える設計開発、および装置と材料のチョーク・ポイント技術強化を決定した。
- 2) 半導体の動作には半導体サブストレートに代表されるパッケージ材料、およびメインボードなどプリント配線板が必要である。また、プリント配線板、パッケージング材料、および電子部品の組み合わせを最適化するための協調設計が重要になる。加えて、チップレット・アーキテクチャーに対応するための 10 μm 以下の相互接続ピッチの導入は、接続に関連する配線やビアの大幅な微細化と、基材の優れた寸法安定性を必要としている。

The Technology Roadmap for PWBs presents a hypothesis of what PWBs should be in the next 10 years, including electrical and magnetic compatibility with excellent dielectric properties and lower transmission loss. It describes future technologies, markets, and application trends for the purpose of effective concentration of management resources and reduce the time-to-market by PWB manufacturers and related industries. The backgrounds of this technology roadmap are the following two points.

- 1) The semiconductor industry has been growing rapidly due to the digitalization such as digital transformation, information and communication technologies including 5G, autonomous vehicles, data centers, and remote work. In Japan, the "Semiconductor and Digital Industry Strategy Council" of the Ministry of Economy, Trade and Industry has decided to secure the semiconductor production and supply capacity necessary for the nation, develop designs that support digital green investment, and strengthen choke point technologies for equipment and materials.
- 2) The operation of semiconductors requires packaging materials such as organic substrates and printed wiring boards such as main boards for signal transmission and power delivery network. In addition, it is important to have a co-design to optimize the combination of PWBs, packaging materials, and electronic components. In addition, the introduction of interconnect pitches below 10 μm to accommodate chiplets architecture requires significantly shorter wiring length and via diameters with tighter tolerances related to the electrical connections, as well as excellent dimensional stability of the substrate and/or carrier materials.



本書はダウンロード版 (PDF 形式)です

This publication is a download version (PDF). For companies located overseas, a paper version is available, and shipping charges will be charged.

発行日：2023 年 5 月 22 日

※プリントアウト用に一部白紙が挿入されている箇所がございます。
予めご了承ください



一般社団法人 日本電子回路工業会

詳細はこちらから
<https://jpca.jp/pwb-roadmap/>